

多模式、低功耗AC/DC控制电路

概述

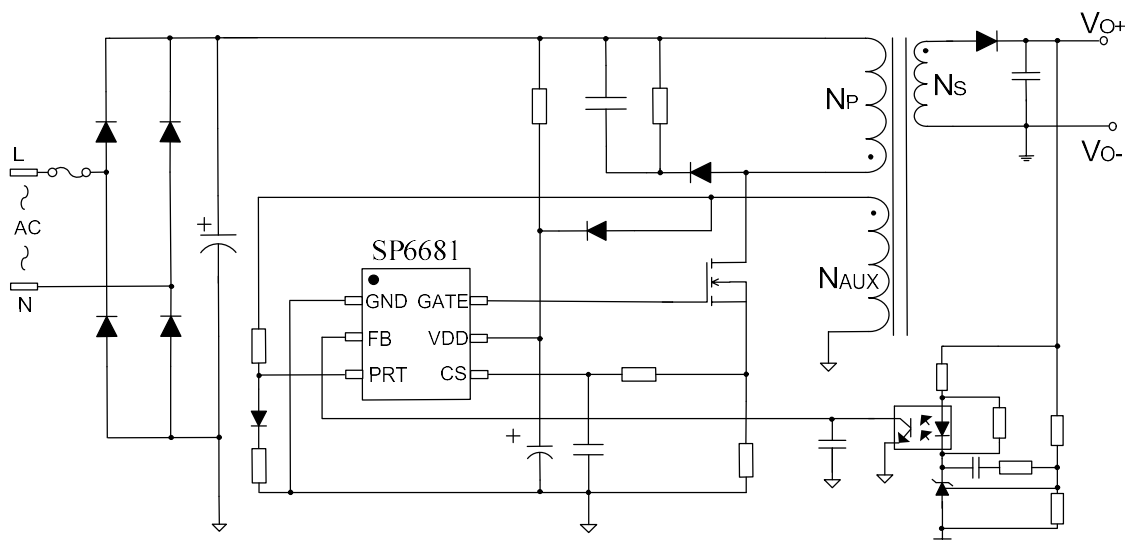
SP6681 是一款高集成、高性能电流型 PWM 控制器，具有低功耗、宽电源电压特点，适合应用在输出范围宽的 PD 充电器方案。

该控制器同时也是一款兼容低成本、高性价比的离线反激式电路，在满载输出时，IC 在固定频率模式下工作，当负载减轻时，IC 在谷底导通的绿色模式下工作，以此来提高电源转换效率，当负载进一步减轻时，IC 工作在跳频模式，使待机功耗最小化。该控制电路在整个负载范围内都有比较高的转换效率。

SP6681 提供了完整的保护功能，包括逐周期过流保护 (OCP)，过载保护 (OLP)，外部过温保护 (OTP)，输出短路保护 (SCP)，输出过压和 VDD 过压保护。IC 内部频率转换技术实现了优异的 EMI 效果，内部工作频率控制技术使得 23KHz 频率以下的能量最小化，来避免工作时产生噪声。

SP6681 采用 SOT23-6 封装。

应用简图



特点

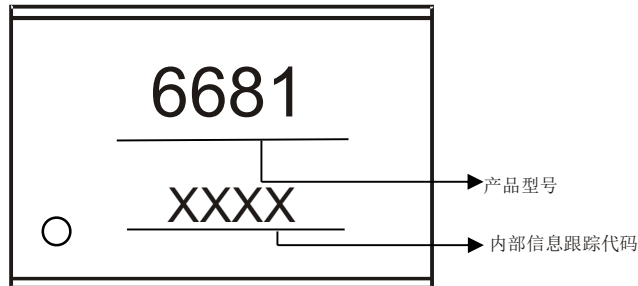
- 多种工作模式：
125KHz 最大频率模式@ Peak Load,
65KHz 或 45KHz 固定频率模式@Full Load,
谷底导通开关@Green mode,
跳频模式@Light Load & No Load
- 检测输出电压实现自适应环路增益补偿
- 超低工作电流
- 超宽 VDD 电压范围
- 全线电压内置 OCP 补偿
- 跳频模式控制提高效率 and 降低待机功耗
- 软启动降低 MOSFET Vds 应力
- 抖频改善 EMI
- 无噪声工作

应用范围

- 手机、数码相机充电器
- PD 适配器
- 机顶盒电源

产品信息

产品型号	封装	打印名称	包装
SP6681	SOT23-6、无铅	6681	3K/盘



极限参数

符号	描述	范围	单位
VDD	电源电压	-0.3~75	V
V _{FB} 、V _{PRT} 、V _{CS}	FB、DEM、CS 脚输入电压	-0.3~7	V
T _J	工作结温范围	-40 to 150	°C
T _{STORAGE}	存储温度范围	-55 to 150	°C
T _{LEAD}	焊接温度（焊锡，10 秒）	260	°C

注：超出上述“极限参数”可能对器件造成永久性损坏。工作条件在极限参数规范内可以工作，但不保证其特性。器件长时间工作在极限条件下，可能影响器件的可靠性及寿命。

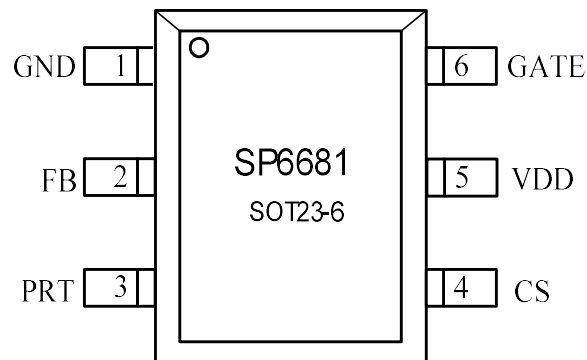
封装热损率

产品封装	热阻(°C/W)
SOT23-6	200

推荐工作条件

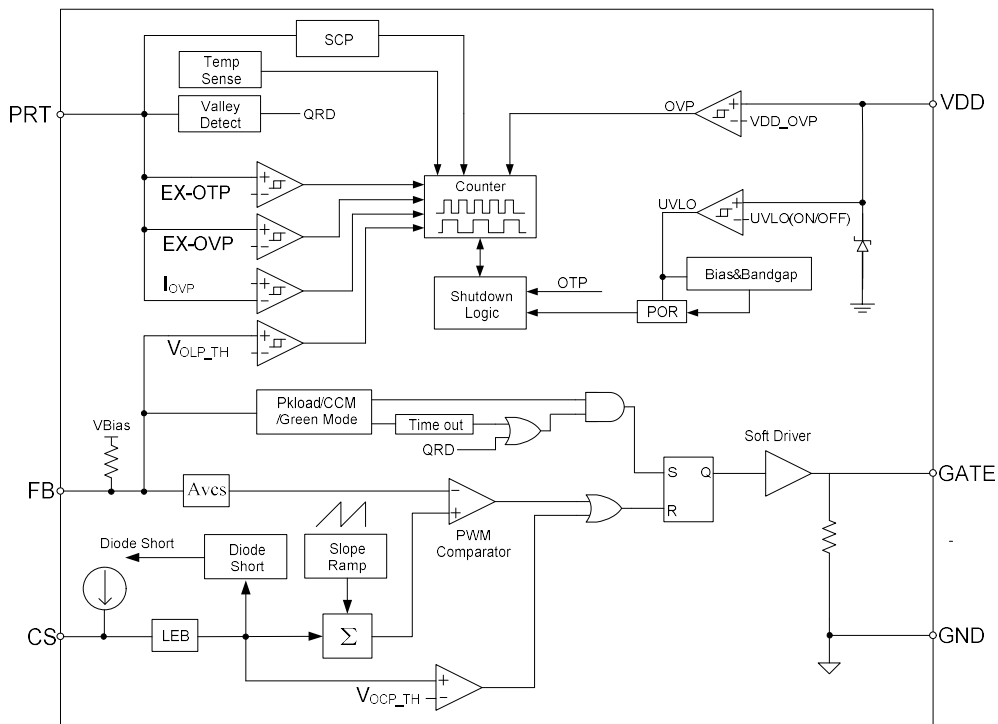
符号	描述	范围	单位
VDD	VDD 脚电压	10~60	V

引脚定义



序号	名称	功能
1	GND	电源地
2	FB	反馈脚，PWM 占空比由该引脚的电压和 CS 引脚的电流感应电压决定
3	PRT	分时复用功能，外置 OTP 检测，输出短路和输出 OVP 保护
4	CS	输入电流检测
5	VDD	电源
6	GATE	给功率管提供驱动信号

IC 内部框图



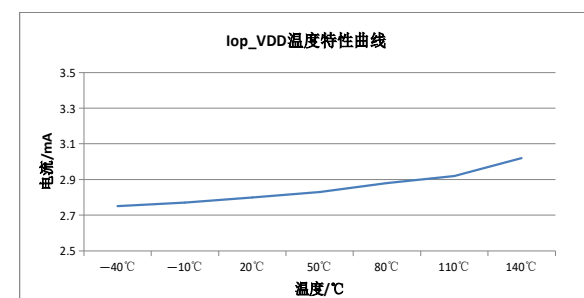
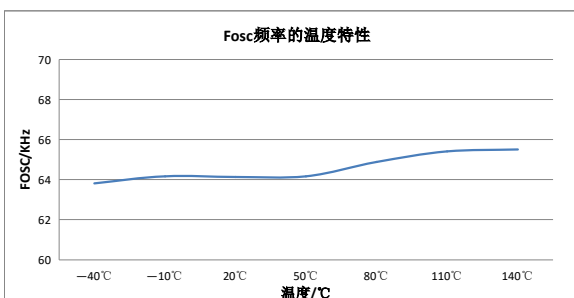
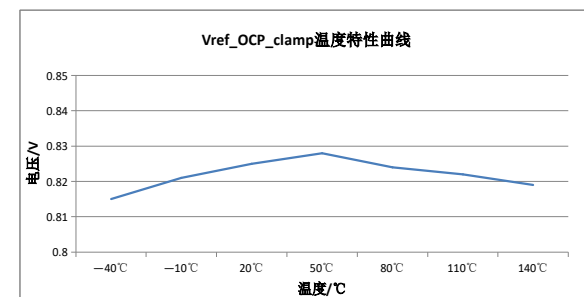
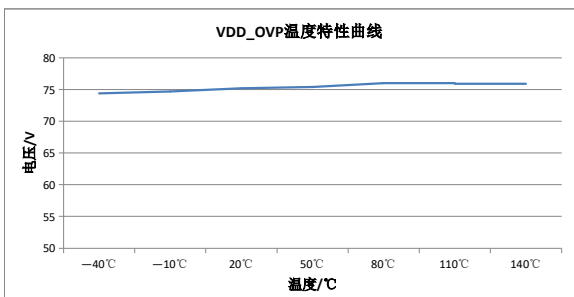
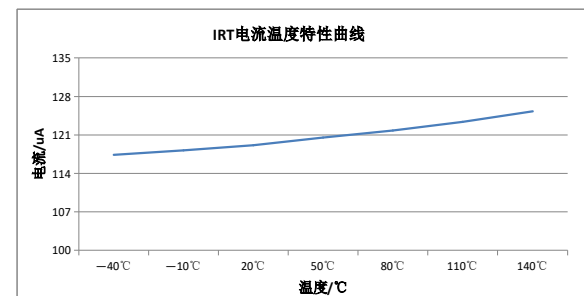
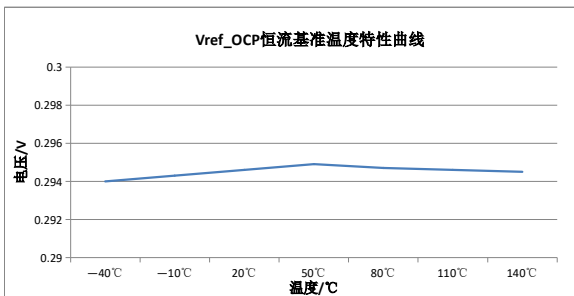
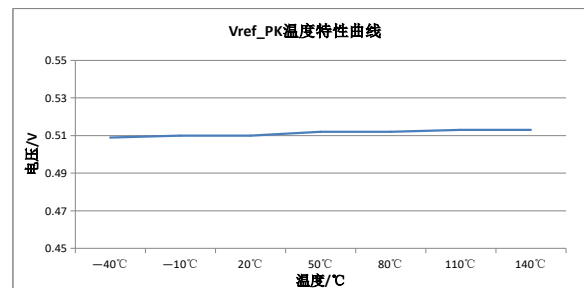
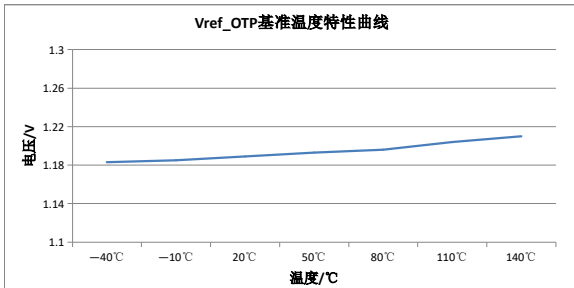
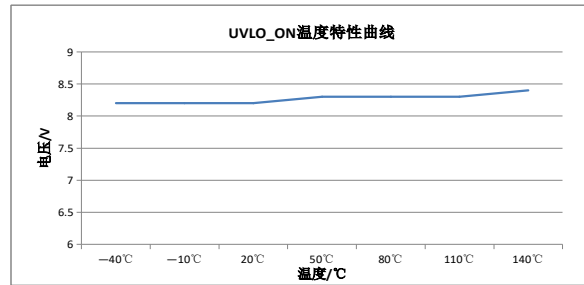
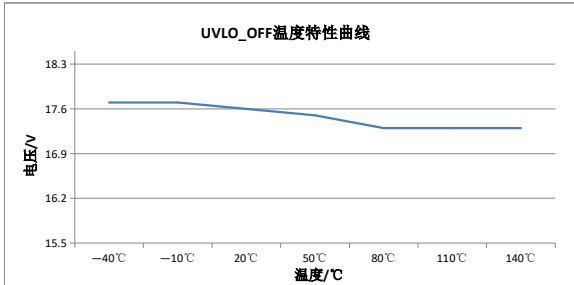
电气参数

(除非特别声明, 测试条件是: 环境温度 $T_A=25^{\circ}\text{C}$, 电源电压 $V_{DD}=18\text{V}$ 。)

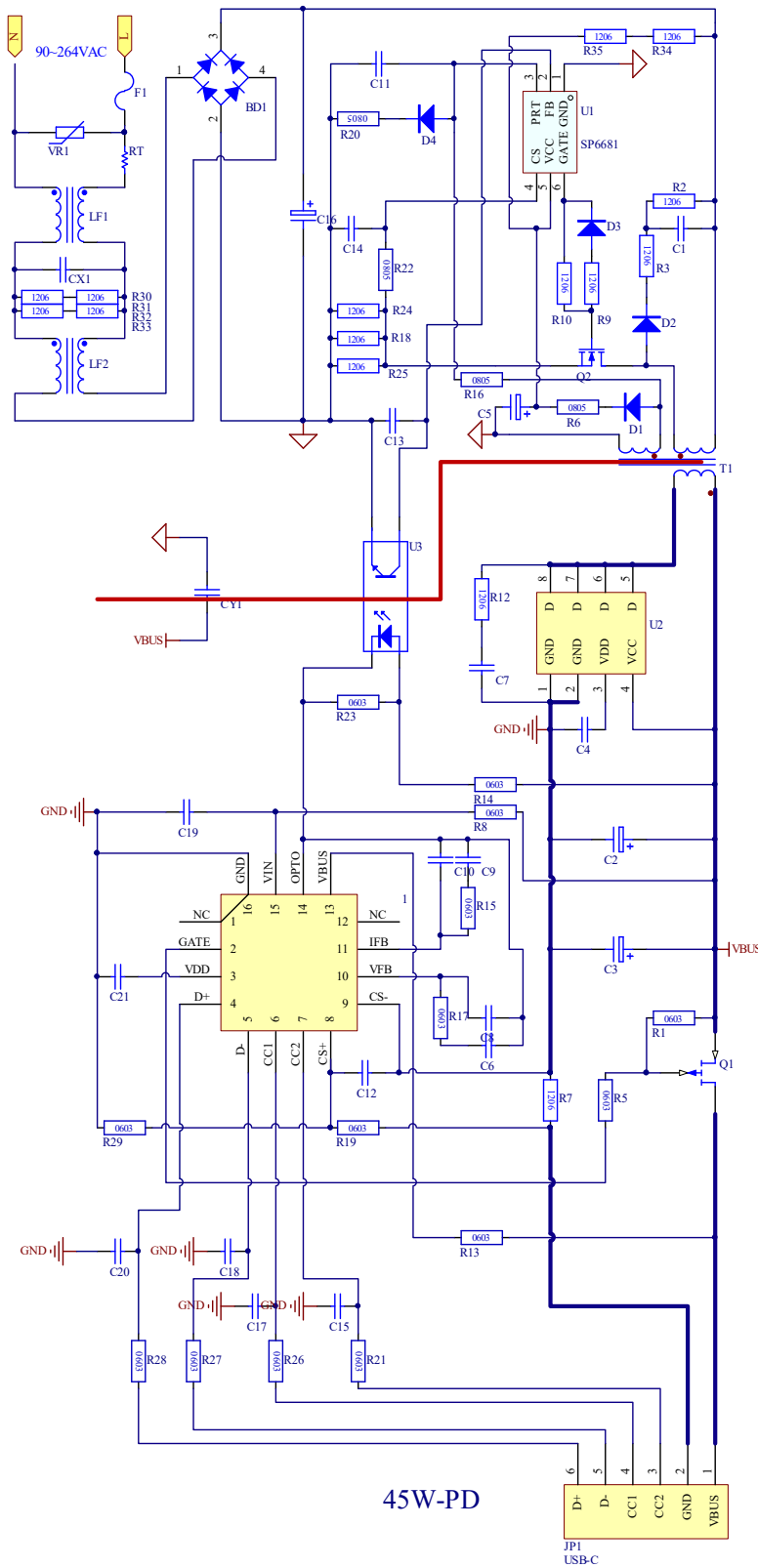
符号	描述	条件	范围			单位
			最小	典型	最大	
电源 (VDD)						
Istartup	VDD 启动电流	VDD=UVLO (OFF) -1V		5	20	μA
Iop_VDD	正常工作电流	$V_{FB}=3\text{V}$, $CL=1\text{nF}$		2.8	3.3	mA
Iop_VDD_Burst	跳频工作电流	$V_{FB}=0.5\text{V}$, $CL=1\text{nF}$		0.44	0.48	mA
UVLO (ON)	欠压保护开启电压		7.7	8.2	8.7	V
UVLO (OFF)	欠压保护关断电压		16.8	17.4	18.2	V
Vpull-up	PMOS 开			13		V
OVP	过压保护	无开关输出		75		V
$T_{D_recovery}$	自恢复保护重启时间			1.4		S
反馈电压输入脚 (FB)						
V_{FB_Open}	V_{FB} 开路电压			5.1		V
Avcs	PWM input gain $\Delta V_{FB}/\Delta V_{CS}$	$I_{ovp} \geq 170\mu\text{A}$		2.75		V/V
		$95\mu\text{A} \leq I_{ovp} \leq 150\mu\text{A}$		3.5		V/V
		$I_{ovp} \leq 85\mu\text{A}$		4.5		V/V
最大占空比		I_{ovp} 大于 $95\mu\text{A}$		80		%
Vref_rising	进入升频模式阈值	$I_{ovp} > 243\mu\text{A}$		3.5		V
Vref_green	进入绿色模式阈值			1.85		V
Vref_burst_H	退出绿色模式阈值			1.2		V
Vref_burst_L	进入绿色模式阈值			1.1		V
I_{FB_Short}	FB 对地短路电流			210		μA
$V_{TH_Openloop}$	FB 开环阈值			4.5		V
$T_{D_Openloop}$	开环保护防抖动时间			40		ms
Z_{FB_IN}	FB 脚输入阻抗			30		K Ω
电流采样输入 (CS)						
SST_CS	CS 软启动时间阈值			4		ms
$T_{blinking}$	前沿消隐时间			300		ns
T_{D_OC}	过流检测和控制延时	过流保护发生到门驱动输出关闭		90		ns
Vref_PK	0 占空比的内置过流电阈值		0.48	0.50	0.52	V
Vref_PK_clamp	过流钳位电压			0.84		V

Vref_OCP	内置恒流基准		0.287	0.296	0.305	V
Td_cs_pk_ADJ	PWM关闭到CS峰值的延时时间			2.5		μ s
LoCP_ADJ	PWM关闭时CS脚输出电流		92	100	108	μ A
Td_OCP	OCP防抖动时间			60		ms
栅极 (GATE)						
Tr	上升时间	1nF, 1.0V~11V		240		ns
Tf	下降时间	1nF, 11V~1.0V		70		ns
V _{GATE_CLAMP}	钳位电压			12		V
V _{OL}	输出低电平	IO=5mA	-	-	1	V
V _{OH}	输出高电平	IO=10mA	8	-	-	V
振荡器						
F _{OSC_nom}	正常工作高输出时的频率	VDD=18V, I _{ovp} >95 μ A, FB=3V	60	65	70	KHz
F _{osc_low}	正常工作低输出时的频率	I _{ovp} <85 μ A		45		
F _{osc_PK}	峰值频率	VDD=18V, I _{ovp} >243 μ A, FB=4.5V		125		
Δ f _{TEMP}	频率随温度变化率			1		%
Δ f _{VDD}	频率随VDD变化率			1		%
F _{SHUFFLING}	抖频频率			240		Hz
F _{BRUST}	跳频工作频率			23		KHz
Δ F _{OSC}	抖频范围		-7		+7	%
PRT脚						
I _{bias}	OVP检测时的输出偏置电流			30		μ A
IRT	外置OTP检测输出电流		114	120	126	μ A
Vref_OTP	外置OTP阈值电压		1.14	1.2	1.26	V
Td_ex_OTP	外置OTP防抖动时间			60		Cycles
I _{output_ovp}	输出OVP可调的阈值电流		340	360	380	μ A
Td_output_ovp	输出OVP防抖动时间			8		Cycles
Tsamp_OVP	门驱动关闭到OVP保护关闭的时间	FB=2.5V		2.5		μ s
		FB=1.5V		1.8		μ s
I _{scp}	短路保护阈值	T<15ms after startup		23		μ A
Td_scp	短路保护防抖动时间			8		Cycles
内置过温保护 (OTP)						
OTP Level				155		$^{\circ}$ C
OTP exit				125		$^{\circ}$ C

典型特性曲线

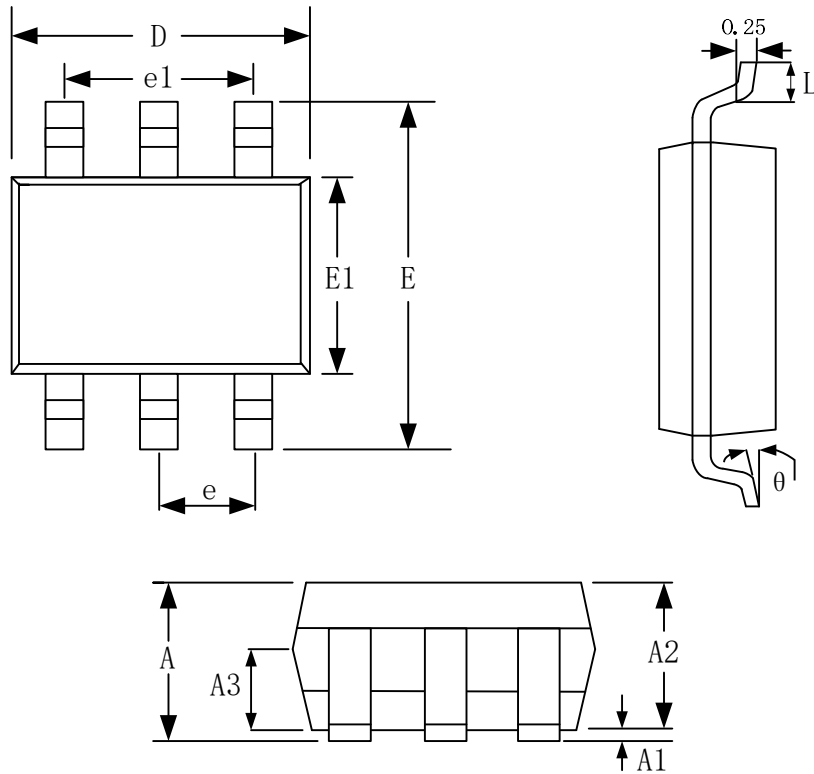


典型应用图



封装外形

单位: (mm)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.35
A1	0.04	—	0.15
A2	1.00	1.10	1.20
A3	0.55	0.65	0.75
D	2.72	2.92	3.12
E	2.60	2.80	3.0
E1	1.4	1.60	1.80
e	0.95BSC		
e1	1.90BSC		
L	0.30	—	0.60
θ	0	—	8°

使用说明

SP6681 是一颗高性能、低功耗、多工作模式的 PWM 反激式控制芯片。芯片内部自带独有的 Burst Mode 能显著减小待机功耗，轻松满足 6 级能效标准。宽 VDD 电压的特点轻松应用在宽输出的 PD 充电器方案。

◆ 工作电流

SP6681 典型的工作电流是 2.8mA，低工作电流和跳频模式控制下，提升了整体的电源能效。

◆ 软启动

SP6681 内置 4ms 的软启动模式，在电路启动时可以缓冲 MOSFET 上的开关应力，一旦 VDD 电压达到 UVLO(OFF)时，峰值限流电压逐渐从 0V 升高到最大值，每一次重启都有一次软启动的发生。

◆ 自适应环路增益补偿

IC 根据检测输出电压高低，自适应调整环路补偿，保证系统在宽输出电压范围内的稳定性。

◆ 抖频

SP6681 内置抖频功能。对振荡频率进行调制，分散噪声能量，从而降低 EMI 干扰，改进 EMI 性能，简化系统设计。

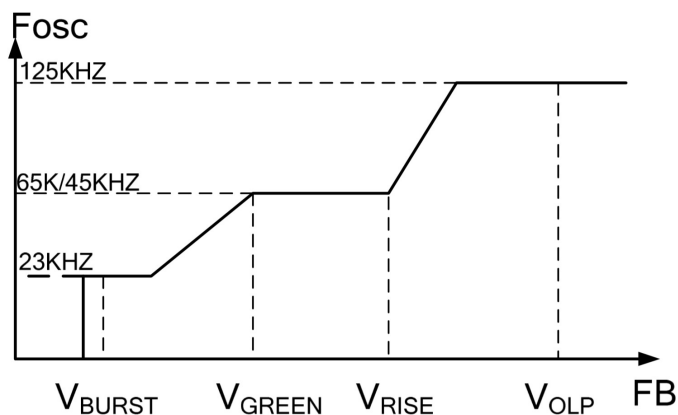
◆ 跳频

在空载或者轻载的时候，系统的大部分损耗是由 MOSFET 的开关损耗、变压器的磁芯损耗以及缓冲网络的损耗所构成。而其中最大的损耗来源于开关损耗，所以低的开关频率可以减小开关损耗。

在系统正常工作的时候，频率是由环路及 IC 来调节的。在空载或者轻载时，开关频率将会减小，以此来提高效率，如果此时 FB 的电压下降到低于 VFB_BURST_L 阈值，这时 IC 将进入跳频模式。在跳频模式中，只有当 FB 电压高于 VFB_BURST_H 阈值时，IC 的栅极驱动才工作，否则栅极驱动电路保持关断状态，以此减小开关损耗，降低待机功耗。跳频的频率设置在音频范围之外，可以确保在正常工作时无音频噪声。

◆ 振荡器运作

在满载运行期间，SP6681 在高输出电压 ($I_{ovp} > 95\mu A$) 以 65KHz 的固定频率运行；在低输出电压 ($I_{ovp} < 85\mu A$) 以 45KHz 的固定频率运行，使得效率和系统成本控制最佳水平。IC 实现了峰值功率模式，满足峰值电流输出的需求 ($I_{ovp} > 243\mu A$)。在峰值功率模式下，频率从 65KHz 增加到 125KHz。在轻载时，SP6681 进入轻载模式，此时输出电流减小，降低开关频率来降低开关损耗。



◆ 电流采样和前沿消隐

SP6681 采用电流模式 PWM 控制方式，提供了逐周期过流保护，功率管电流由连接在 CS 脚上的取样电阻探测。内部功率管刚打开时，缓冲网络中二极管的反向恢复电流和功率管漏源电容的放电电流在取样电阻上会造成很高的电压尖峰，引起芯片的误判断，而 SP6681 在 CS 脚上设置有前沿消隐时间，可以屏蔽

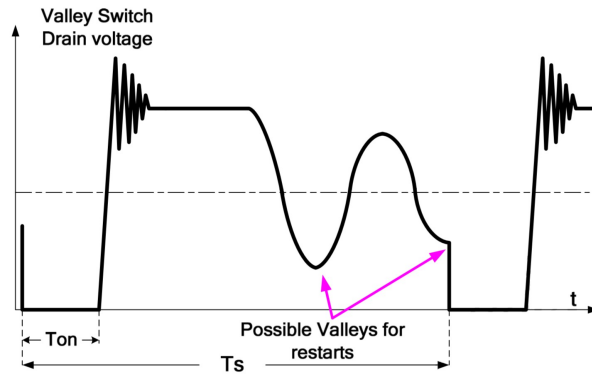
这个尖峰对芯片的影响。在前沿消隐时间内，限流比较器不起作用，不关闭功率管。

◆ 内部同步斜坡补偿

内建的同步斜坡补偿电路增加了电流取样脚上电压的斜率，可以确保当芯片工作在 CCM 模式下，尤其是占空比大于 50%时环路的稳定性，避免次谐波振荡的出现。

◆ 退磁检测

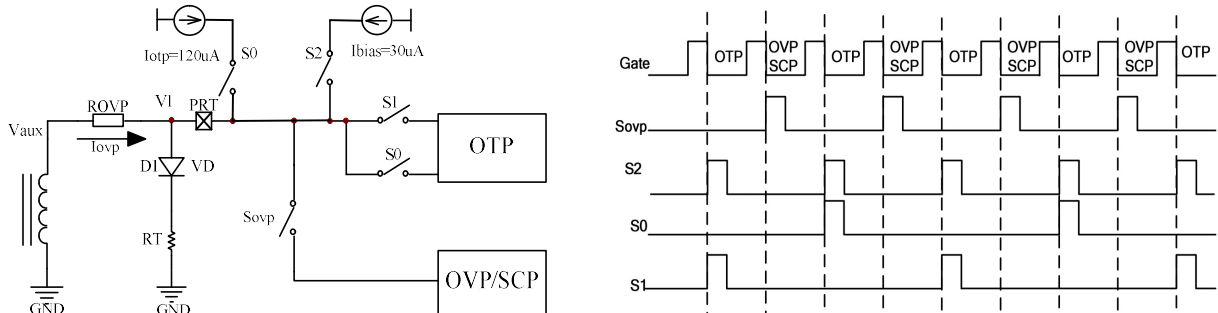
通过 PRT 引脚监测辅助绕组上的电压变化来检测变压器磁芯的退磁。该电压具有反激特性，接通 (由 CS 电压和 FB 电压决定)后，开关关闭，反激过程开始。



反激过程后，漏极电压的振荡频率约为 $1/2\pi\sqrt{L_p C_d}$ ，其中 L_p 为变压器的一次绕组的初级电感量， C_d 为漏极节点电容。在 PRT 引脚典型的检测水平固定在 85mV(典型)。当 PRT 电压下降低于 85mV 时，通过检测可能的“谷底”来识别退磁信号。

◆ 外部 OTP 和输出 OVP/SCP 的双重功能

IC 提供了外部 OTP 和输出 OVP 的双重功能的可行性，通过 NTC 电阻和输出 OVP 实现外部 OTP 准确检测。双重功能通过分时技术实现，如下图所示。



当 $S_2 = "1"$ 时，存在 30uA 偏置电流流出，即 $S_0 = "1"$ 或 $S_1 = "1"$ ，外部 OTP 检测时，当开关控制信号 $S_1 = "1"$ 时，30uA 电流从 PRT 引脚流出，当开关控制信号 $S_0 = "1"$ 时，除 30uA 外，还有 120uA 电流从 PRT 引脚流出。所以 $S_1 = "1"$ 时 PRT 引脚电压 $V_1(s_0)$ 为：

$$V_1(s_1) = \frac{ROVP \cdot VD + RT \cdot V_{aux} + RT \cdot ROVP \cdot 30\mu A}{ROVP + RT}$$

PRT 引脚电压 $V_1(s_1)$ 为：

$$V_1(s_0) = \frac{ROVP \cdot VD + RT \cdot V_{aux} + RT \cdot ROVP \cdot (30\mu A + 120\mu A)}{ROVP + RT}$$

V_{aux} 是辅助绕组的退磁电压；VD 是 D1 的正向电压；ROVP 和 RT 如图 4 所示。

S0 和 S1 的电压差为: $\Delta V_{OTP} = V1(s0) - V1(s1) = \frac{RT \cdot ROVP}{ROVP + RT} \cdot 120\mu A$ 。这个电压差抵消了 D1 二极管正向电压的影响。在 60 个开关去抖动周期后, 外部 OTP 被触发锁存保护。

对于输出 OVP 检测, $Sovp = "1"$ 时, I_{ovp} 等于 $(N_{aux}/N_{sec}) \cdot (V_{out} + V_{diode}) / ROVP$ 。如果 I_{ovp} 大于 $360\mu A$, 则触发输出 OVP。输出 OVP 电压计算为:

$$V_{outovp} = \frac{I_{ovp_th} \cdot N_{sec} \cdot ROVP}{N_{aux}} - V_{diode}$$

N_{sec} 为变压器次级绕组匝数, N_{aux} 为变压器辅助绕组匝数, V_{diode} 为次级输出二极管正向压降。

通过选择合适的 $ROVP$ 电阻, 可以对输出 OVP 电平进行编程。

对于输出 SCP 检测, 当 $Sovp = "1"$ 时, I_{scp} 等于 $(N_{aux}/N_{sec}) \cdot (V_{out} + V_{diode}) / ROVP$ 。在 IC 启动后的 15ms 内, 如果 I_{scp} 小于 $23\mu A$ (典型的 I_{scp}), 则触发 SCP。输出 SCP 电压计算方法与输出 OVP 检测方法相同。SCP 在 8 个周期防抖动后可自动重启触发保护, 通过选择合适的 $ROVP$ 电阻, 可以对输出 SCP 电平编程。

◆ 保护功能

具有 OCP 保护, 输出短路保护, VDD (UVLO) 欠压保护, 过负载保护 OLP, 外部过温保护 (OTP), VDD 过压保护和输出过压保护 (OVP), 实现了良好的供电系统稳定性。

IC 可对 OCP 进行实时电压补偿技术, 使其在宽输入电压范围内达到恒定的输出 OCP 限制, 消除了对初级电感和频率的依赖。

在过载条件下, 当 FB 输入电压超过功率限制阈值超过 Td_OLP 时, 控制电路作出反应, 关闭电路。当 VDD 电压低于 UVLO 限制时, 它重新启动。

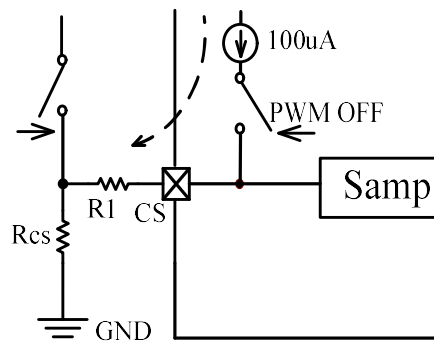
◆ 可编程 OCP 和峰值输出电流控制

为了满足峰值电流输出的要求, SP6681 设置两级输出电流保护阈值。这两个阈值分别对应正常的 OCP 保护和峰值功率保护。当输出电流超过 OCP 阈值 60ms (典型情况) 时, 发生 OCP 保护。

OCP 环路确保输出 OCP 一致性, 并且只与匝数比 N 和 R_{sense} 电阻相关。输出保护电压阈值 V_{ref_OCP} 的规范为 $0.296V$ (典型值)。

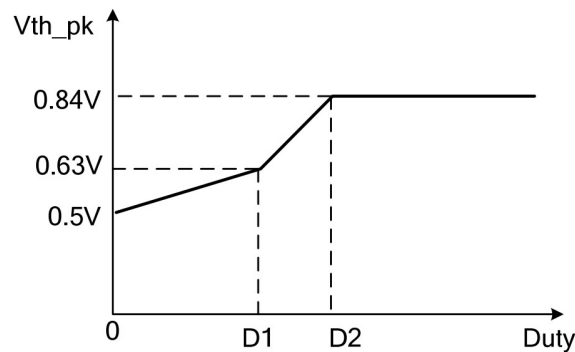
$$I_{out_OCP} = \frac{N \cdot V_{ref_OCP}}{R_{sense}}$$

N 为初级绕组和次级绕组的匝数比。



SP6681 提供了一种自适应的逐周期变化的 OCP 补偿方法, 如下图所示。每个周期 OCP 的最大阈值电压 V_{th_Pk} 为 $0.84V$ 。在 PWM 关断状态下, $100\mu A$ 电流从 CS 引脚流出, 通过 $R1$ 和 R_{sense} 产生电压。最后由叠加的 CS 峰值钳位电压阈值调节。

$$V_{th_PK_final} = V_{th_PK} + 100\mu A \cdot R1$$



◆ 两级 OCP 控制

为了满足高输出电平($I_{ovp} > 243\mu A$)下的峰值电流输出要求, SP6681 设置了两级 OCP 保护阈值。这两个阈值分别对应正常的 OCP 保护和峰值功率保护, 并且这两个阈值都是内部补偿的。当初级侧电感电流超过 OCP 阈值时, OCP 定时器开始计数。60ms 后, 发生 OCP。

当初级侧电感电流超过峰值功率阈值时, 超过峰值功率定时器开始计数。40ms 后, 发生峰值负载保护。OCP 和峰值功率保护相互独立, 互不影响。

当发生 OCP 或峰值功率保护时, 没有门输出, VDD 开始充放电, 直到持续时间超过 1.4S, VDD 开始下降, 直到 UVLO(on), 再重新启动。

◆ 引脚浮动和短路保护

SP6681 为所有引脚提供引脚悬空保护, 为相邻引脚提供引脚短路保护。在一个引脚是悬空或两个相邻引脚短路的情况下, GATE 无输出。

◆ 驱动

设计了一个专用的门驱动器来控制的电源开关 MOSFET。栅极驱动能力过弱导致 MOSFET 的开关损耗增大, 而栅极驱动能力过强会影响 EMI 效果。通过内置的图腾柱门设计与合适的驱动能力和死区时间的控制, 可以实现低空载功耗和优异的系统 EMI 设计。

声明:

- 1、无锡硅动力微电子股份有限公司保留 DATA SHEET 的更改权, 恕不另外通知。客户在下单前应获取最新版本资料, 并验证相关信息是否完整和最新。
- 2、任何半导体产品在特定条件下都有一定的失效或发生故障的可能, 买方有责任在使用本公司产品进行系统设计和整机制造时遵守安全标准并采取安全措施, 以避免潜在失败风险可能造成人身伤害或财产损失情况的发生。
- 3、产品提升永无止境, 我公司将竭诚为客户提供更优秀的产品。